



Facultad de Ingeniería Comisión Académica de Posgrado

Formulario de Aprobación Curso de Posgrado 2015

Asignatura: Procesadores multicore masivos, herramientas y técnicas para el desarrollo de aplicaciones

Profesor de la asignatura ¹: Esteban Mocskos, Investigador Asistente CONICET, Profesor Adjunto del Departamento de Computación, Facultad de Ciencias Exactas y Naturales, Universidad de Buenos Aires (título, nombre, grado o cargo, Instituto o Institución)

Profesor Responsable Local ¹: Sergio Nesmachnow, Prof. Agregado, Gr. 4, Facultad de Ingeniería, UdelAR (título, nombre, grado, Instituto)

Otros docentes de la Facultad:
(título, nombre, grado, Instituto)

Docentes fuera de Facultad:
(título, nombre, cargo, Institución, país)

Instituto ó Unidad: Centro de Cálculo
Departamento ó Area: Instituto de Computación, Facultad de Ingeniería

Fecha de inicio y finalización: mayo a agosto de 2015

Dictado de clases teóricas: 25 al 30 de mayo de 2015

Resolución de proyecto final: junio a agosto de 2015

Horario y Salón: a confirmar.

Horas Presenciales: 27
(se deberán discriminar las mismas en el ítem Metodología de enseñanza)

Nº de Créditos: 9
(de acuerdo a la definición de la UdelAR, un crédito equivale a 15 horas de dedicación del estudiante según se detalla en el ítem metodología de la enseñanza)

Público objetivo y Cupos: El curso está orientado a estudiantes e investigadores en las áreas de computación científica y computación de alto desempeño. No tiene cupo.

Objetivos:
Presentar los principales conceptos sobre la nueva plataforma de cómputo masivo MIC en la que se tienen procesadores masivos para ser utilizados en aplicaciones de cómputo intensivo.
Se espera que los alumnos aprendan los detalles de la arquitectura de esta plataforma, las herramientas de programación disponibles y las distintas maneras de interactuar con estas placas que ofrecen un poder de cómputo sustancial con grandes posibilidades de ser utilizadas en aplicaciones científicas e industriales.

Conocimientos previos exigidos: Programación, fundamentos de lenguaje C

Conocimientos previos recomendados: Utilización de bibliotecas de funciones, programación con OpenMP/MPI.

Metodología de enseñanza:
Exposiciones teórico prácticas y trabajo en laboratorios.
Presentación de temas de estudio por parte de los estudiantes.
Estudio y resolución de ejercicios por parte del estudiante.
Resolución de mini-proyecto final para aprobar el curso.

- Horas clase (teórico): 15
- Horas clase (práctico): 5

- Horas clase (laboratorio): 0
- Horas consulta: 7
- Horas evaluación: 0
 - Subtotal horas presenciales: 27
- Horas estudio: 30
- Horas resolución ejercicios/prácticos: 20
- Horas proyecto final/monografía: 60
 - Total de horas de dedicación del estudiante: 137

Forma de evaluación:

Mini-proyecto: resolución de un caso de estudio aplicando los conceptos estudiados en el curso.

Temario:

1. Introducción a los sistemas multinúcleo.
2. Arquitectura de los multiprocesadores Xeon-Phi:
 - organización interna
 - descripción de las unidades de procesamiento
 - jerarquía de memoria.
3. Acceso y modos de uso:
 - testeado de comunicación con el dispositivo
 - modo nativo
 - offloading asistido por el compilador
 - offloading automático
4. Modelos de programación:
 - Bibliotecas de desarrollo
 - OpenMP
 - MPI
 - Bibliotecas MKL y MAGMA
5. Herramientas y ambiente de desarrollo:
 - Módulos del kernel de Linux
 - Soporte de compiladores
 - Herramientas de debugging y profiling

Bibliografía:

(título del libro-nombre del autor-editorial-ISBN-fecha de edición)

- James Jeffers and James Reinders. 2013. *Intel Xeon Phi Coprocessor High Performance Programming*(1st ed.). Morgan Kaufmann Publishers Inc., San Francisco, CA, USA.
- Andrews Gregory R. 2000, *Foundations of Multi-threaded, Parallel and Distributed Programming*, Boston MA : Addison – Wesley (2000)
- Optimization and Performance Tuning for Intel Xeon Phi Coprocessors - Part 1: Optimization Essentials, Disponible en <http://software.intel.com/en-us/articles/optimization-and-performance-tuning-for-intel-xeonphi-coprocessors-part-1-optimization>
- Optimization and Performance Tuning for Intel Xeon Phi Coprocessors, Part 2: Understanding and Using Hardware Events, disponible en <http://software.intel.com/en-us/articles/optimization-and-performance-tuning-for-intel-xeon-phi-coprocessors-part-2-understanding>